

Abstract Attached

JP 2005-94026 A 2005.4.7

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-94026

(P2005-94026A)

(43) 公開日 平成17年4月7日(2005.4.7)

(51) Int.Cl.⁷

H05K 1/03
C04B 35/20
C04B 35/22

F 1

H05K 1/03
C04B 35/20
C04B 35/22

テーマコード(参考)
4G030

審査請求 未請求 請求項の数 4 O L (全 9 頁)

(21) 出願番号

特願2004-308247 (P2004-308247)

(22) 出願日

平成16年10月22日(2004.10.22)

(62) 分割の表示

特願2001-13645 (P2001-13645)

の分割

原出願日

平成13年1月22日(2001.1.22)

(71) 出願人 000004237

日本電気株式会社
東京都港区芝五丁目7番1号

(71) 出願人 000000044

旭硝子株式会社
東京都千代田区有楽町一丁目12番1号

(74) 代理人 100123788

弁理士 宮崎 昭夫

(74) 代理人 100106138

弁理士 石橋 政幸

(74) 代理人 100120628

弁理士 岩田 慎一

(74) 代理人 100127454

弁理士 緒方 雅昭

最終頁に続く

(54) 【発明の名称】電子回路基板

(57) 【要約】

【課題】900°C以下で焼成して作製できる低誘電率、低誘電損失の電子回路基板の提供。

【解決手段】モル%表示で、本質的に、 SiO_2 : 45~60%、 B_2O_3 : 0~10%、 Al_2O_3 : 5~18%、 MgO : 5~40%、 CaO : 7~40%、 $\text{SrO} + \text{BaO}$: 0~20%、 ZnO : 0~10%、 $\text{TiO}_2 + \text{ZrO}_2$: 0~5%、 $\text{Li}_2\text{O} + \text{Na}_2\text{O} + \text{K}_2\text{O}$: 0~5%、からなる無鉛ガラスを用いる。

【選択図】なし

【特許請求の範囲】

【請求項1】

質量百分率表示で、本質的に、
下記酸化物基準のモル%表示で、本質的に、
 SiO_2 45～60%，
 B_2O_3 0～10%，
 Al_2O_3 5～18%，
 MgO 5～40%，
 CaO 7～40%，
 $\text{SrO} + \text{BaO}$ 0～20%，
 ZnO 0～10%，
 $\text{TiO}_2 + \text{ZrO}_2$ 0～5%，
 $\text{Li}_2\text{O} + \text{Na}_2\text{O} + \text{K}_2\text{O}$ 0～5%，
からなる無鉛ガラスの粉末：60～100%，及び、
セラミックフィラー：0～40%，
からなる電子回路用組成物を焼成して得られる電子回路基板。

10

【請求項2】

前記無鉛ガラス中の $\text{Al}_2\text{O}_3 / (\text{MgO} + \text{CaO})$ のモル比が0.12以上である請求項1に記載の電子回路基板。

20

【請求項3】

前記無鉛ガラス中の $\text{Al}_2\text{O}_3 / (\text{MgO} + \text{CaO})$ のモル比が0.14以上である請求項1に記載の電子回路基板。

【請求項4】

前記無鉛ガラスが、粉末化して900℃で焼成したときにアノーサイトが析出する無鉛ガラスである請求項1～3のいずれか1項に記載の電子回路基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、焼成して電子回路基板を作製するのに好適な無鉛ガラスおよび電子回路基板用組成物に関する。

30

【背景技術】

【0002】

従来より、電子回路基板として、アルミナ粉末を焼結して作製されるアルミナ基板が広く使用されている。

【発明の開示】

【発明が解決しようとする課題】

【0003】

前記アルミナ基板においては、アルミナ粉末の焼結温度が約1600℃と高いために、アルミナ基板作製と同時に焼成する電極の材料としてタンゲステン（融点：3400℃）、モリブデン（融点：2620℃）等の高融点金属しか使用できず、比抵抗が小さいが融点が1600℃以下である銀（融点：962℃）等の非・高融点金属を基板作製と同時に焼成する電極材料として使用できない問題があった。

40

【0004】

近年、前記アルミナ粉末に代わる、900℃以下で焼成して電子回路基板を作製できる無鉛ガラス粉末が求められている。本発明は、以上の課題を解決する無鉛ガラス、電子回路基板用組成物および電子回路基板の提供を目的とする。

【課題を解決するための手段】

【0005】

本発明は、質量百分率表示で、本質的に、
下記酸化物基準のモル%表示で、本質的に、

50

SiO_2 45~60%、
 B_2O_3 0~10%、
 Al_2O_3 5~18%、
 MgO 5~40%、
 CaO 7~40%、
 $\text{SrO} + \text{BaO}$ 0~20%、
 ZnO 0~10%、
 $\text{TiO}_2 + \text{ZrO}_2$ 0~5%、
 $\text{Li}_2\text{O} + \text{Na}_2\text{O} + \text{K}_2\text{O}$ 0~5%、
 からなる無鉛ガラス：60~100%、及び、
 セラミックフィラー：0~40%、
 からなる電子回路用組成物を焼成して得られる電子回路基板を提供する。

10

【0006】

また、本明細書は、以下の無鉛ガラス及び電子回路基板用組成物を開示する。

【0007】

すなわち、下記酸化物基準のモル%表示で、本質的に、

SiO_2 45~60%、
 B_2O_3 0~10%、
 Al_2O_3 5~18%、
 MgO 5~40%、
 CaO 7~40%、
 $\text{SrO} + \text{BaO}$ 0~20%、
 ZnO 0~10%、
 $\text{TiO}_2 + \text{ZrO}_2$ 0~5%、
 $\text{Li}_2\text{O} + \text{Na}_2\text{O} + \text{K}_2\text{O}$ 0~5%、
 からなる無鉛ガラスを提供する。

20

【0008】

また、質量百分率表示で、本質的に、前記無鉛ガラスの粉末：60~100%、セラミックフィラー：0~40%、からなる電子回路基板用組成物を提供する。

30

【発明の効果】

【0009】

本発明によれば、焼成温度が900°C以下であって、1MHzでの誘電率および誘電損失が小さい電子回路基板が得られる。さらに、シリコンチップとの膨張係数マッチングが可能な電子回路基板が得られる。また、焼成温度が900°C以下であって、20GHzでの誘電率および誘電損失も小さい電子回路基板が得られる。

【発明を実施するための最良の形態】

【0010】

以下、本発明の電子回路基板、並びにこの電子回路基板を構成する無鉛ガラス及び電子回路用組成物について説明する。

40

【0011】

本発明の無鉛ガラス（以下本発明のガラスという。）は通常、粉末化してガラス粉末とされる。該ガラス粉末は、必要に応じてフィラー等と混合し、焼成して電子回路基板を作製するのに好適である。

【0012】

本発明のガラスの軟化点 T_g は910°C以下であることが好ましい。910°C超では、本発明のガラスの粉末を900°C以下で焼成して電子回路基板を作製することが困難になるおそれがある。より好ましくは900°C以下である。

【0013】

本発明のガラスの1MHzでの比誘電率 ϵ は8.5以下であることが好ましい。8.5超では電子回路基板に用いることが困難になるおそれがある。より好ましくは8以下であ

50

る。

【0014】

本発明のガラスの1MHzでの誘電損失 $\tan \delta$ は0.02以下であることが好ましい。0.02超では電子回路基板に用いることが困難になるおそれがある。より好ましくは0.01以下である。

【0015】

本発明のガラスをシリコンチップ形成用電子回路基板に用いる場合、本発明のガラスの50~350°Cにおける平均線膨張係数 α は $30 \times 10^{-7} \sim 80 \times 10^{-7} / ^\circ\text{C}$ であることが好ましい。 $80 \times 10^{-7} / ^\circ\text{C}$ 超では、電子回路基板上にシリコンチップを形成する場合に、シリコンチップとの膨張係数マッチングが困難になるおそれがある。より好ましくは $70 \times 10^{-7} / ^\circ\text{C}$ 以下である。 $30 \times 10^{-7} / ^\circ\text{C}$ 未満ではやはりシリコンチップとの膨張係数マッチングが困難になるおそれがある。

10

【0016】

本発明のガラスは、その粉末を900°Cで焼成したときにアノーサイトが析出するものであることが好ましい。900°Cで焼成したときにアノーサイトを析出しないものであると、本発明のガラスの粉末を用いて作製した電子回路基板の強度が低下するおそれがあり、また、該電子回路基板がシリコンチップ形成用である場合、その α が大きくなつてシリコンチップとの膨張係数マッチングが困難になるおそれがある。

【0017】

本発明のガラスは、電子回路基板の $\tan \delta$ をより低下させるためには、その粉末を900°Cで焼成したときにディオプサイドまたはエンスタタイトが析出するものであることが好ましい。なお、電子回路基板がシリコンチップ形成用である場合、本発明のガラスは、その粉末を900°Cで焼成したときにディオプサイドおよびエンスタタイトのいずれか1種以上とアノーサイトとが析出するものであることが好ましい。ディオプサイドおよびエンスタタイトのいずれもが析出しないものであると $\tan \delta$ が大きくなるおそれがある。アノーサイトが析出しないものであると α が大きくなり、シリコンチップとの膨張係数マッチングが困難になるおそれがある。

20

【0018】

次に、本発明のガラスの組成について、モル%を単に%と記して以下に説明する。SiO₂はネットワークフォーマであり、また ϵ を低下させる成分であり、またアノーサイトの構成成分であつて、必須である。45%未満では、 ϵ が大きくなる、またはアノーサイトが析出しにくくなる。好ましくは47.5%以上、より好ましくは50%以上である。60%超ではT_sが高くなりすぎる。

30

【0019】

B₂O₃は必須ではないが、T_sを低下させるために10%まで含有してもよい。10%超では化学的耐久性が低下する。好ましくは8%以下、より好ましくは4%以下である。

【0020】

Al₂O₃は、ガラスを安定化させ、また化学的耐久性を向上させる成分であり、またアノーサイトの構成成分であつて、必須である。5%未満ではガラスが不安定になる、化学的耐久性が低下する、またはアノーサイトが析出しにくくなる。好ましくは5.6%以上、より好ましくは7%以上、特に好ましくは8%以上である。18%超ではガラス溶融温度が高くなる、またはT_sが高くなる。好ましくは17%以下、より好ましくは15%以下、特に好ましくは13%以下である。

40

【0021】

MgOは、 ϵ または $\tan \delta$ を低下させる、ガラスを安定化させる、またはガラス溶融温度を低下させる効果を有し、必須である。5%未満では前記効果が小さい。好ましくは9%以上、より好ましくは12%以上である。40%超ではかえってガラスが不安定になる。 α を小さくしたい場合、好ましくは35%以下、より好ましくは27%以下である。

【0022】

CaOは、ガラス溶融温度を低下させる成分であり、またアノーサイトの構成成分であ

50

って、必須である。7%未満ではガラス溶融温度が高くなる、またはアノーサイトが析出しにくくなる。好ましくは7.1%以上、より好ましくは10%以上である。40%超では失透しやすくなる。好ましくは35%以下、より好ましくは30%以下、特に好ましくは25%以下である。

【0023】

Al_2O_3 の含有量と、 MgO および CaO の含有量の合計のモル比 $\text{Al}_2\text{O}_3 / (\text{MgO} + \text{CaO})$ は、本発明のガラスの粉末を900°Cで焼成したときのアノーサイトの析出しやすさを示す指標である。 $\text{Al}_2\text{O}_3 / (\text{MgO} + \text{CaO})$ のモル比が0.12未満ではアノーサイトが析出しにくくなるおそれがある。好ましくは0.14以上、より好ましくは0.15以上である。

10

【0024】

SrO および BaO はいずれも必須ではないが、ガラス溶融温度を低下させるためにこれら2成分の含有量の合計が20%までの範囲で含有してもよい。20%超ではガラスが失透しやすくなる、または ϵ が大きくなる。好ましくは10%以下である。

【0025】

ZnO は必須ではないが、ガラス溶融温度を低下させるために10%まで含有してもよい。10%超では化学的耐久性、特に耐酸性が低下する。好ましくは5%以下である。耐酸性を向上させたい場合、 ZnO を含有しないことが好ましい。

【0026】

TiO_2 および ZrO_2 はいずれも必須ではないが、ガラス溶融温度を低下させるために、または焼成時の結晶析出を促進するためにこれら2成分の含有量の合計が5%までの範囲で含有してもよい。5%超ではガラスが不安定になる、または ϵ が大きくなる。好ましくは3%以下、より好ましくは2%以下である。

20

【0027】

Li_2O 、 Na_2O および K_2O はいずれも必須ではないが、ガラス溶融温度を低下させるために、または T_s を低下させるために、これら3成分の含有量の合計が5%までの範囲で含有してもよい。5%超では電気絶縁性が低下する、 ϵ が大きくなる、または $t_{an}\delta$ が大きくなる。好ましくは1%以下、より好ましくは0.5%以下である。基板作製と同時に焼成する電極材料として銀を使用する場合、 Li イオン、 Na イオンまたは K イオンの銀への拡散を防止するために前記含有量の合計は0.1%以下とすることが好ましい。

30

【0028】

本発明のガラスは本質的に上記成分からなるが、他の成分を本発明の目的を損なわない範囲で含有してもよい。該「他の成分」の含有量の合計は、好ましくは10%以下であることが好ましい。10%超ではガラスが失透しやすくなるおそれがある。より好ましくは5%以下である。

【0029】

前記「他の成分」として次のようなものが例示される。すなわち、ガラス溶融温度を低下させるために Bi_2O_3 、 P_2O_5 、 F 等を含有してもよい。また、ガラスを着色するために、 Fe_2O_3 、 MnO 、 CuO 、 CoO 、 V_2O_5 、 Cr_2O_3 等の着色成分を含有してもよい。なお、本発明のガラスは PbO を含有しない無鉛ガラスである。

40

【0030】

次に、本発明の電子回路基板用組成物の組成について、質量百分率表示を用いて以下に説明する。本発明のガラスの粉末は必須である。60%未満では焼結しにくくなり、900°C以下で焼成して電子回路基板を作製することが困難になる。好ましくは70%以上である。

【0031】

セラミックフィラーは必須ではないが、本発明の電子回路基板用組成物を焼成して得られる焼成体の α を低下させるために、または該焼成体の強度を大きくするために40%まで含有してもよい。40%超では焼結しにくくなる。好ましくは30%以下である。

50

【0032】

セラミックフィラーは、融点が1000℃以上であるセラミックス粉末または軟化点が1000℃以上であるガラス粉末であることが好ましい。また、前記焼成体の α を低下させたい場合、セラミックフィラーの α は $90 \times 10^{-7} / ^\circ\text{C}$ 以下であることが好ましい。

【0033】

セラミックフィラーは、 α -石英（転移温度：1450℃）、非晶質シリカ（ T_s ：1500℃）、アルミナ（融点：2050℃）、マグネシア（融点：2820℃）、フォルステライト（融点：1890℃）、コーディエライト（転移温度：1450℃）、ムライト（融点：1850℃）、ジルコン（融点：1680℃）およびジルコニア（融点：2710℃）からなる群から選ばれた無機物の1種以上の粉末であることが好ましい。前記焼成体の α を低下させたい場合、セラミックフィラーは、非晶質シリカ、アルミナ、コーディエライト、ムライトおよびジルコンからなる群から選ばれた無機物の1種以上の粉末であることがより好ましい。

10

【0034】

本発明の電子回路基板用組成物は本質的に上記成分からなるが、他の成分を本発明の目的を損なわない範囲で含有してもよい。該「他の成分」の含有量の合計は10%以下であることが好ましい。より好ましくは5%以下である。前記「他の成分」として、たとえば耐熱着色顔料が挙げられる。

【0035】

本発明の電子回路基板用組成物を電子回路基板作製に用いる場合、通常、グリーンシート化して使用される。すなわち、該電子回路基板用組成物は樹脂と混合される。次に、溶剤等を添加してスラリーとし、ポリエチレンテレフタレート等のフィルム上にドクターブレード法等によってこのスラリーをシート状に成形する。最後に乾燥して溶剤等を除去しグリーンシートとされる。なお、前記樹脂として、ポリビニルブチラール、アクリル樹脂等が、前記溶剤として、フタル酸ジブチル、フタル酸ジオクチル、フタル酸ブチルベンジル等が、それぞれ例示される。前記グリーンシートは焼成されて電子回路基板とされる。

20

【0036】

本発明の電子回路基板は、たとえば、先に述べたように本発明の電子回路基板用組成物をグリーンシート化し、焼成して作製される。本発明の電子回路基板の ε は8.5以下であることが好ましい。本発明の電子回路基板の $\tan \delta$ は0.02以下であることが好ましい。本発明の電子回路基板がシリコンチップ形成用である場合、その α は $40 \times 10^{-7} \sim 70 \times 10^{-7} / ^\circ\text{C}$ であることが好ましい。

30

【実施例】

【0037】

表1の $\text{SiO}_2 \sim \text{K}_2\text{O}$ の欄にモル%表示で示した組成となるように原料を調合、混合し、該混合された原料を白金ルツボに入れて1500℃で120分間溶融後、溶融ガラスを流し出した。得られたガラスの一部をアルミナ製ボールミルで10時間粉碎してガラス粉末とした。残りのガラスは塊の状態でガラス転移点付近の温度で徐冷した。なお、表1中の「 $\text{Al}_2\text{O}_3 / \text{RO}$ 」は $\text{Al}_2\text{O}_3 / (\text{MgO} + \text{CaO})$ を、表2は質量百分率表示組成を示す。

40

【0038】

例1～7のガラス粉末について、 T_s （単位： $^\circ\text{C}$ ）、焼結性、析出結晶、 ε 、 $\tan \delta$ 、 α （単位： $10^{-7} / ^\circ\text{C}$ ）を測定または評価した。結果を表1に示す。

【0039】

T_s ：示差熱分析により昇温速度10℃/分で室温から1000℃までの範囲で測定した。なお、アルミナ粉末を標準物質とした。

【0040】

焼結性：ガラス粉末2gを直徑12.7mmの円柱状に加圧成形したものを試料とした。この試料を900℃に60分間保持して得た焼成体を肉眼で観察した。該焼成体が緻密に焼結しており、また該焼成体にクラックが認められないこと（表1では○で示す。）が

50

好ましい。

【0041】

析出結晶：ガラス粉末を900℃で30分間焼成して得られた焼成体を粉碎して、X線回折により析出結晶を同定した。表1中、Aはアノーサイトを、Eはエンスタタイトを、Dはディオプサイドをそれぞれ示す。

【0042】

ε 、 $\tan \delta$ ：ガラス粉末40gを60mm×60mmの金型に入れて加圧成形したもの、900℃で60分間焼成した。得られた焼成体を50mm×50mm×3mmに加工し、LCRメーターを使用して、20℃、1MHzにおける誘電率と誘電損失を測定した。

10

【0043】

α ：ガラス粉末を900℃で30分間焼成して得られた焼成体を直径2mm、長さ20mmの円柱状に加工したものを試料とし、示差熱膨張計を使用して測定した。

【0044】

また、例1のガラス粉末：70質量部とアルミナ粉末：30質量部を混合してガラスセラミックス組成物（実施例）を作製し、上記と同様にして、焼結性、析出結晶、 ε 、 $\tan \delta$ を測定または評価した。その結果、焼結性は○、析出結晶はアノーサイト、エンスタタイト、ディオプサイドおよびアルミナ、 ε は7.5、 $\tan \delta$ は0.009であった。

20

【0045】

さらに、例1のガラス粉末および前記ガラスセラミックス組成物をそれぞれ金型を用いて加圧成形し、得られた成形体を900℃で30分間焼成して得られた焼成体を厚さ50mmの平板状試料に加工して、空洞共振法を用いて20GHzにおける誘電率、誘電損失を測定した。誘電率、誘電損失は、例1のガラス粉末を用いて得られた焼成体についてはそれぞれ4.6、0.009、前記ガラスセラミックス組成物を用いて得られた焼成体についてはそれぞれ4.6、0.004であった。

【0046】

【表1】

	例1	例2	例3	例4	例5	例6	例7
S i O ₂	54.7	54.1	57.7	51.4	50.6	55.2	47.0
B ₂ O ₃	—	2.4	—	—	—	—	—
A l ₂ O ₃	5.8	8.3	11.9	9.9	9.4	8.8	5.5
MgO	26.7	13.2	19.6	23.5	26.0	13.5	21.5
C a O	12.8	22.0	10.8	10.1	15.0	22.6	26.0
T i O ₂	—	—	—	1.1	—	—	—
N a ₂ O	—	—	—	3.1	—	—	—
K ₂ O	—	—	—	1.0	—	—	—
A l ₂ O ₃ /R O	0.147	0.236	0.391	0.295	0.235	0.244	0.116
T _s	900	890	910	860	890	910	870
焼結性	○	○	○	○	○	○	○
析出結晶	A、D、E	A、D	A	A	A、D	A、D	D
ε	7.0	7.5	6.5	6.9	7.3	7.7	7.5
t a n δ	0.002	0.003	0.005	0.007	0.005	0.004	0.003
α	76	65	48	68	66	61	89

【0047】

【表2】

	例1	例2	例3	例4	例5	例6	例7
S i O ₂	58.0	54.1	57.1	51.6	52.0	55.1	49.5
B ₂ O ₃	—	2.8	—	—	—	—	—
A l ₂ O ₃	10.4	14.0	20.0	16.9	16.4	14.9	9.8
MgO	19.0	8.8	13.0	15.8	17.2	9.0	15.2
C a O	12.7	20.5	10.0	9.5	14.4	21.0	25.5
T i O ₂	—	—	—	1.5	—	—	—
N a ₂ O	—	—	—	3.2	—	—	—
K ₂ O	—	—	—	1.6	—	—	—

フロントページの続き

(72)発明者 田井 寛
神奈川県横浜市神奈川区羽沢町1150番地 旭硝子株式会社内

(72)発明者 小野田 仁
神奈川県横浜市神奈川区羽沢町1150番地 旭硝子株式会社内

(72)発明者 堂谷 康子
神奈川県横浜市神奈川区羽沢町1150番地 旭硝子株式会社内

(72)発明者 真鍋 恒夫
神奈川県横浜市神奈川区羽沢町1150番地 旭硝子株式会社内

F ターム(参考) 4C030 AA02 AA03 AA04 AA07 AA08 AA09 AA10 AA16 AA17 AA32
AA35 AA36 AA37 BA12 CA01 CA27

[First Hit](#)[Previous Doc](#)[Next Doc](#)[Go to Doc#](#)[End of Result Set](#) [Generate Collection](#)

L47: Entry 1 of 1

File: DWPI

Apr 7, 2005

DERWENT-ACC-NO: 2005-318267

DERWENT-WEEK: 200533

COPYRIGHT 2006 DERWENT INFORMATION LTD

TITLE: Electronic-circuit substrate for silicon-chip formation, is obtained by baking composition consisting of preset amount of non-lead glass powder containing specific oxide, and ceramic filler

PATENT-ASSIGNEE:

ASSIGNEE	CODE
ASAHI GLASS CO LTD	ASAG
NEC CORP	NIDE

PRIORITY-DATA: 2001JP-0013645 (January 22, 2001), 2004JP-0308247 (October 22, 2004)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
<input checked="" type="checkbox"/> JP 2005094026 A	April 7, 2005		009	H05K001/03

APPLICATION-DATA:

PUB-NO	APPL-DATE	APPL-NO	DESCRIPTOR
JP2005094026A	January 22, 2001	2001JP-0013645	Div ex
JP2005094026A	October 22, 2004	2004JP-0308247	

INT-CL (IPC): C04B 35/20; C04B 35/22; H05K 1/03

RELATED-ACC-NO: 2002-649234

ABSTRACTED-PUB-NO: JP2005094026A

BASIC-ABSTRACT:

NOVELTY - An electronic-circuit substrate is obtained by baking a composition containing non-lead glass powder (60-100 mass%) and a ceramic filler (0-40 mass%). The glass powder contains preset amount of oxides of silicon, boron, aluminum, magnesium, calcium, zinc, strontium, barium, titanium, zirconium, lithium, sodium and potassium.

DETAILED DESCRIPTION - An electronic-circuit substrate is obtained by baking a composition containing non-lead glass powder (60-100 mass%) and ceramic filler (0-40 mass%). The glass powder contains (in mol%) silica (45-60), boron trioxide (B_2O_3) (0-10), alumina (5-18), magnesium oxide (MgO) (5-40), calcium oxide (CaO) (7-40), and zinc oxide (0-10). The sum total of strontium oxide (SrO) and barium oxide (BaO) is 0-20 mass%, the sum total of titanium oxide (TiO_2) and zirconium oxide (ZrO_2) is 0-5 mass%, and the sum total of lithium oxide (Li_2O), sodium oxide (Na_2O) and potassium oxide (K_2O) is 0-5 mass%.

USE - E.g. alumina substrate for silicon-chip formation.

ADVANTAGE - The electronic-circuit substrate has low dielectric constant and dielectric loss, and favorable durability.

CHOSEN-DRAWING: Dwg.0/0

TITLE-TERMS: ELECTRONIC CIRCUIT SUBSTRATE SILICON CHIP FORMATION OBTAIN BAKE COMPOSITION CONSIST
PRESET AMOUNT NON LEAD GLASS POWDER CONTAIN SPECIFIC OXIDE CERAMIC FILL

DERWENT-CLASS: L03 V04

CPI-CODES: L03-H04E5;

EPI-CODES: V04-Q02A7; V04-R07A1; V04-R07L;

SECONDARY-ACC-NO:

CPI Secondary Accession Numbers: C2005-099128

Non-CPI Secondary Accession Numbers: N2005-260159

[Previous Doc](#)

[Next Doc](#)

[Go to Doc#](#)